

PATENT ABSTRACTS OF JAPAN

(1) Publication number : 02-174497

(43) Date of publication of application : 05.07.1990

51) Int Cl

H04Q 9/00

H04L 29/14

(21) Application number : 63-329835

(71) Applicant : FUJITSU LTD

(22) Date of filing : 27.12.1988

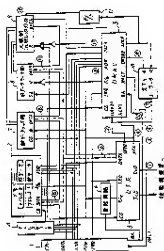
(72) Inventor : KEDA NOBUO

54) STATUS CHANGE MONITOR

57) Abstract:

PURPOSE: To reduce the processing time by providing a comparison section comparing new and old data through the use of transfer processing of a DMAC and latching the result and executing the execution of the software processing through the check of the content of a comparator.

CONSTITUTION: When the transmission of a new data is finished, a signal DRBQ1 of a universal receiver transmitter URT 3 goes to L. The trailing is latched by a trailing latch 10 and a signal DREQ2 is obtained to transfer a head byte of an old data. The signal is used to allow a DMAC 5 to give a stop command to a CPU 1. Then the DMAC 5 transfers one byte of the head data of the old data to an old data latch section. When the transfer is finished, both latched data are compared and the result is latched in a comparison section 9. The content of the comparison section 9 is held till the content is read after the section 9 is once latched. Thus, the data by one frame are compared and whether or not the old data and the new data differ is informed to the comparison section 9.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-174497

⑬ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)7月5日

H 04 Q 9/00

3 1 1 K

6945-5K

H 04 L 29/14

8948-5K

H 04 L 13/00

3 1 3

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 状態変化監視装置

⑯ 特 願 昭63-329835

⑰ 出 願 昭63(1988)12月27日

⑱ 発 明 者 池 田 伸 生 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁理士 山谷 皓榮

明 細 書

1. 発明の名称 状態変化監視装置

2. 特許請求の範囲

被監視装置とシリアル通信ラインで接続し、そのアラーム情報や状態情報をポーリング方式で収集し、表示や監視を行う状態変化監視装置において、

受信した新データと旧データとを格納するメモリ(2)と、

旧データラッチ部(7)と、

新データラッチ部(8)と、

新データと旧データとの比較をDMAC(ダイレクト・メモリ・アクセス・コントローラ)(5)の転送処理を利用して行い、その結果を保持する比較部(9)とを設け、表示等のためのソフトウェア処理の実行を、上記比較部(9)の内容をチェックして行うようにしたことを特徴とする状態変化監視装置。

3. 発明の詳細な説明

(目次)

概要

産業上の利用分野

従来の技術(第4図～第7図)

発明が解決しようとする課題

課題を解決するための手段(第1図)

作用

実施例(第2図、第3図)

発明の効果

(概要)

状態変化監視装置に関し、

監視処理を、ソフトウェアだけに頼らず、ハードウェアも利用することにより、処理時間及びレスポンスを改善することを目的とし、

被監視装置とシリアル通信ラインで接続し、そのアラーム情報や状態情報をポーリング方式で収集し、表示や監視を行う状態変化監視装置において、

て、受信した新データと旧データとを格納するメモリと、旧データラッチ部と、新データラッチ部と、新データと旧データとの比較をDMACの転送処理を利用して行い、その結果を保持する比較部とを設け、表示等のためのソフトウェア処理の実行を、比較器の内容をチェックして行うように構成する。

(産業上の利用分野)

本発明は、状態変化監視装置に関し、さらに詳しくいえば、例えば、衛星通信の多数の地上局に設置した無線機等の被監視装置とシリアル通信ラインで接続し、そのアラーム情報や状態情報をポーリング方式で収集し、表示や監視等を行う状態変化監視装置に関する。

(従来の技術)

第3図は従来の状態変化監視装置における情報収集手順を示した図である。

通常、監視装置は、情報要求を監視装置が送信

し、それを受信した被監視装置A、B、……が情報を返送するポーリング方式を用いる。

そして、受信したデータの全てのビットをチェックし、アラームや、状態情報を人が容易に確認できるように、ランプやCRTディスプレイ上に表示していた。

この場合、通信用の回路としては、URT(ユニバーサル・レシーバ・トランスミッタ)と呼ばれるLSIを持ったCPUボードを使用している。

また、1台の監視装置が2台以上の被監視装置の集中監視を行う例が多く、その収集データも数値情報等が含まれる為、データ長が20バイト〜100バイト(1バイトは8ビット)程度になる。

第5図は、上記の従来装置におけるIRQを用いたデータ取込回路のブロック図である。

1はCPU(中央処理装置)、2はメモリ、3はURT(ユニバーサル・レシーバ・トランスミッタ)、4はアドレスデコードである。

URT3は複数の被監視装置とシリアル通信ラインで接続されており、Txから送信信号が出

され、Rxで被監視装置からの情報を受信する。

受信の場合、図面に手順を数字で示したように、URT3が1バイトの情報(データ)を受信する毎に、CPU1に割込み要求IRQ(イントラプトリクエスト)をあげる。

それに答えてCPU1は、1バイト毎にURT3のバッファからメモリ2へデータを転送する。

この方式では、1バイト毎にCPU1がデータ転送する為に、CPU1には一番大きな負荷がかかる。

第6図は、従来装置におけるDMAを用いたデータ取込回路のブロック図である。

図において、第5図と同符号は同一のものを示す。5はDMAC(ダイレクト・メモリ・アクセス・コントローラ)、6は転送回路である。

DMA方式では、図示に数字で手順を示したとおり、URT3が1バイトのデータを受信すると、DMAC5にDMAリクエストをあげる。

これを受けたDMAC5は、CPU1に停止要求(HALT)を上げ、これが受入れられると

(BA)、1サイクル時間バスを譲り受け、その間に、URT3からメモリ2へデータを転送する。

通信回線1回線、かつ通信速度9600bps以下でIRQ方式、それ以上の回線負荷の場合はDMA方式でないとは動作しない(8ビットCPU時)。

第7図は、従来装置における受信データと表示等の関連図である。

2はメモリであり、受信データを例えば、1系、2系、3系、……のように、被監視装置の系列に記憶している。

各系内のデータとしては、例えば、自動、手動、電源ON、アラーム1、アラーム2、アラーム3、……のように記憶する。

この受信データの状態及びアラームを1ビットづつソフトウェア処理部SPのソフトウェア(プログラム等)に基づいて読み出す。

その後読み出したビットに対応した処理をソフトウェアにて行い表示や警報を出す。

例えば、自動か手動かの区別や電源ONの状態

等は対応した表示レジスタに受信データを移送した後、表示ランプ等で表示する。

状態変化があった時は、例えばチャイムを1回鳴らす。またアラーム時には、ブザーを連続的に鳴動すると共に、表示用レジスタに入れたデータを表示ランプ等で表示する。

その際、アラームの詳細な内容は、CRT等を用いて表示する。

〔発明が解決しようとする課題〕

上記のような従来のものにおいては次のような欠点があった。

(1) データ長が長いシステムや、複数の装置と通信を行うシステムでは、その処理時間が長くなる。

(2) 受信データを受取る毎に全ビットの表示処理をしていたのでは、処理時間が長くなり、効率及びレスポンスの悪い監視装置となる。

本発明では、このような従来の欠点を解決し、監視処理を、ソフトウェアだけに頼らず、ハード

ウェアも利用することにより、処理時間及びレスポンスを改善することを目的とする。

〔課題を解決するための手段〕

第1図は、本発明に係る状態変化監視装置の原理図である。

URT(ユニバーサル・レシーバ・トランスミッタ)3がデータを受信すると、URT3はDMAC(ダイレクト・メモリアクセス・コントローラ)5に対して要求1(DREQ1)を出す。

DMAC5は、CPU(中央処理装置)1に対して停止要求(HALT)を出して許可を受けた後、開放されたバスを用いてURT3からメモリ2の新データメモリヘデータを転送すると同時に、新データラッチ部7にも同じデータを転送する。

次に、旧データ転送要求発生部12から要求2(DREQ2)をDMAC5に出すと、再度、DMAC5からCPU1に対して停止要求(HALT)を出す。

CPUの許可を受けると、DMAC5は、メモ

リ2内の旧データの先頭データを旧データラッチ部8に転送する。

このデータ転送が完了すると、新データと旧データとを比較し、結果を比較部(比較レジスタ)9にラッチする。

このように、1フレーム分のデータを比較し、フレーム内に旧データと新データに異なる所があったかどうかをこの比較部9に集約できる。

したがって、ソフトウェア処理の先頭で比較部9の内容をチェックし、もし差異があればその後のソフトウェア処理は不要となり、差異があった場合だけ従来と同様なソフトウェア処理をする。

〔作用〕

状態変化監視装置で扱うデータは、主にアラームデータが多く、時々刻々変化するようなデータは少ない。

そこで、ソフトウェアによる全ビット処理をする前に、上記のようなハードウェア構成の状態変化検出部を用いて前回データとの差異をチェック

し、状態変化があった場合のみソフトウェア処理を行うようにすれば、大幅な処理時間の短縮ができる。

この状態変化の検出を、ソフトウェアで行う場合には、1ビットずつ前回データとの比較を行うことになり、1バイト(例えば8ビット)を一度に状態比較はできるものの、多くの時間を必要とする。

そこで、本発明のように、この比較を、データ受信時にDMA転送処理を利用して、ハードウェア構成の処理部で行うことにより、最少限の時間で行える。

〔実施例〕

以下、本発明の実施例を図面に基いて説明する。第2図は本発明の1実施例である状態変化監視装置のブロック図である。

1はCPU(中央処理装置)、2はメモリであり、受信データとして旧データと新データとを別々に記憶しておく。

3はUTR(ユニバーサル・レシーバ・トランスミッタ)、4はアドレスデコード、5はDMAC(ダイレクト・メモリ・アクセス・コントローラ)、6は反転回路、7は新データラッチ部、8は旧データラッチ部、9は比較レジスタ、10は立下りラッチ、11はフリップフロップである。

まず、UTR3には、送受信データ形式、速度等の初期設定を行う。

次に、DMAC5は、新受信チャンネル1と旧データ転送チャンネル2を使用する。チャンネル1には、新たに受信したデータを格納するアドレス1の先頭を設定し、チャンネル2には旧データを格納しておいたアドレス2の先頭データをセットする。

図に数字で手順を示したように、UTR3がデータを受信すると、UTR3はDREQ1をDMAC5に出力する。

DMAC5はCPU1に対し、停止要求(HALT)を出し、CPUがBA信号を出してバスラインを開放する。

DMAC5は、アドレスADR、データDAT

A、リードオア、ライトR/Wの各信号を出し、UTR3からメモリ2内の新データ用メモリ(アドレス1)へ1バイトのデータを転送する。

また、同時に、新データラッチ部7にも同じデータがラッチされる。このデータラッチ部は1バイト分の容量をもつ。

新データの転送が完了すると、UTR3のDREQ1の信号がローレベル(Low)に落ちる。

この立下りがラッチされ、旧受信データの先頭バイトを転送するためのDREQ2信号が作られる。

このDREQ2の信号により、再度DMAC5はCPU1に停止要求(HALT)を出す。

その後、CPU1の許可を受けると、DMAC5はメモリの旧データ(アドレス2)の先頭データを旧データラッチ部8に1バイト転送する。

この転送が完了した時、両ラッチデータを比較し、結果は比較部(比較レジスタ)9にラッチする。

この比較部9は、一度ラッチされると、リード

されるまで内容は保持される。

このように、1フレーム分のデータを比較し、フレーム内に旧データと新データに異なる所があったかどうかを、この比較部9に集約することができる。

したがって、上記のようにして受信完了後、ソフトウェア処理の先頭で比較部(比較レジスタ)9の内容をチェックし、もし差異なしの場合にはソフトウェア処理は不要となる。

次のフレームの受信に備えるには、DMAC5のチャンネル1側に、旧アドレスデータの先頭を指定することにより、次のフレームデータは、旧データのアドレスに書込まれる為、特にメモリ内のデータ移動なしで上記の比較処理が進められる。

第3図は、上記実施例における受信データと表示等の関連図である。

メモリ2内には、各系毎に、自動か手動かの区別、電源オンか否か、アラーム情報等が新データと旧データとに区別して格納されている。

このメモリ2内のデータは、状態変化検出部11

F(ハードウェア構成)によって処理され、その結果を比較部(比較レジスタ)9に入れておく。

その後、前記比較部(比較レジスタ)9の变化検出ビットをチェックし、変化ありの場合のみ、全ビットについてソフトウェア処理部SPにより、従来と同様なソフトウェア処理を行う。

上記のような従来のソフトウェア処理による場合と、本発明のようなハードウェア構成を用いた処理との比較を次に示す。

まず、従来のソフトウェア処理は、DMACチャンネル1初期設定0.06ms、DMACデータ転送時間(新データ)、40バイト、0.04ms、1バイトデータ比較(0.015ms)で40バイト分0.6ms、合計0.7msである。

これに対して、本発明のハードウェア処理では、DMACチャンネル1初期設定0.06ms、DMACチャンネル2初期設定0.06ms、DMACデータ転送時間(新データ)40バイト分0.04ms、旧データは0.04ms、状態レジスタチェックは0.03msであり、合計0.23msとなった。

したがって、従来のソフトウェア処理では0.7 ms かったものが本発明のハードウェア処理では0.23 ms となり、高速処理ができることが明白である。

(発明の効果)

以上説明したように、本発明によれば次のような効果がある。

すなわち、状態検出を、ソフトウェアで行わず、ハードウェアで実施したことによる時間比較で3倍の速度が得られ、さらに、フレームデータが同じだった時の処理の簡略化により、相当なレスポンスの向上が計れる。

したがって、従来のものと比較して、処理時間及びレスポンスが大幅に改善できる。

4. 図面の簡単な説明

第1図は、本発明に係る状態変化監視装置の原理図、

第2図は、本発明の1実施例である状態変化監視装置のブロック図、

視装置のブロック図、

第3図は、第2図の実施例における受信データと表示等の関連図、

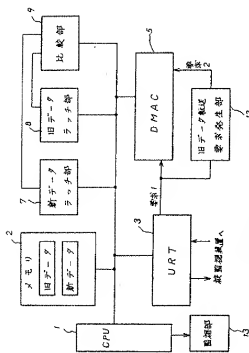
第4図は、従来の状態変化監視装置における情報収集手順を示した図、

第5図は、従来の装置におけるIRQを用いたデータ取込回路のブロック図、

第6図は、従来のDMAを用いたデータ取込回路のブロック図、

第7図は、従来の例における受信データと表示等の関連図である。

- 1…CPU (中央処理装置)
- 2…メモリ
- 3…URT (ユニバーサル・レシーバ・トランスミッタ)
- 5…DMAC (ダイレクト・メモリ・アクセス・コントローラ)
- 7…新データラッチ部
- 8…旧データラッチ部
- 9…比較部



本発明の原理図

第1図

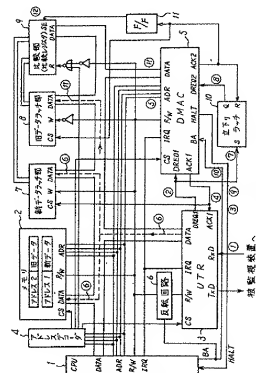
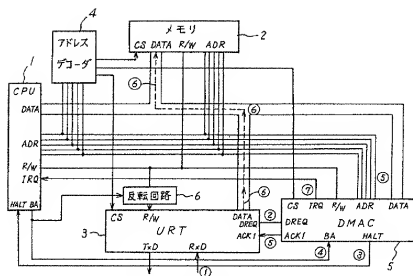


図2は、本発明の1実施例である状態変化監視装置のブロック図

第2図



従来のDMAを用いたデータ取込回路のブロック図

第 6 図

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-174497

(43)Date of publication of application : 05.07.1990

(51)Int.Cl.

H04Q 9/00

H04L 29/14

(21)Application number : 63-329835

(71)Applicant : FUJITSU LTD

(22)Date of filing : 27.12.1988

(72)Inventor : IKEDA NOBUO

(54) STATUS CHANGE MONITOR

(57)Abstract:

PURPOSE: To reduce the processing time by providing a comparison section comparing new and old data through the use of transfer processing of a DMAC and latching the result and executing the execution of the software processing through the check of the content of a comparator.

CONSTITUTION: When the transmission of a new data is finished, a signal DRBQ1 of a universal receiver transmitter URT 3 goes to

